

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 02-022851  
(43)Date of publication of application : 25. 01. 1990

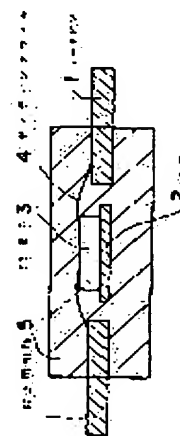
(51)Int. Cl. H01L 23/50

(21)Application number : 63-172284 (71)Applicant : HITACHI CABLE LTD  
(22)Date of filing : 11. 07. 1988 (72)Inventor : SUZUKI KATSUMI  
SATO MANABU

## (54) LEAD FRAME FOR SEMICONDUCTOR DEVICE AND ITS MANUFACTURE

### (57)Abstract:

**PURPOSE:** To save a costly bonding wire during a mounting operation of an IC element by a method wherein a sheet thickness in a semiconductor-element loading part of a tab is made half or lower a sheet thickness of a lead pin by using a photoetching method in order to make the sheet thickness in the IC element loading part of the tab thin.  
**CONSTITUTION:** A sheet thickness in a position where an IC element 3 has been loaded on a tab 2 is made half or less than half a sheet thickness of lead pins 1, 1. Accordingly, a height difference between the IC element 3 and the lead pins 1, 1 is made small by this amount; bonding wires 4, 4 can be connected in a nearly shortest distance without setting a surplus long loop. In addition, when a lead frame is formed, it is most desirable to form it by a photoetching method; thereby, it is possible to completely eliminate a bad effect of a processing strain.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A) 平2-22851

⑮ Int. Cl.<sup>3</sup>

識別記号

庁内整理番号

⑬ 公開 平成2年(1990)1月25日

H 01 L 23/50

U

7735-5F

審査請求 未請求 請求項の数 3 (全4頁)

⑭ 発明の名称 半導体装置用リードフレームおよびその製造方法

⑰ 特 願 昭63-172284

⑱ 出 願 昭63(1988)7月11日

⑲ 発 明 者 鈴木 勝 美 茨城県日立市助川町3丁目1番1号 日立電線株式会社電線工場内

⑲ 発 明 者 佐 藤 孝 茨城県日立市助川町3丁目1番1号 日立電線株式会社電線工場内

⑲ 出 願 人 日立電線株式会社 東京都千代田区丸の内2丁目1番2号

⑲ 代 理 人 弁理士 佐藤 不二雄

明 細 書

1. 発明の名称 半導体装置用リードフレームおよびその製造方法

2. 特許請求の範囲

(1) タブの少くとも半導体素子の搭載される部分の板厚を、リードピンの板厚の半分あるいはそれ以下に構成してなる半導体装置用リードフレーム。

(2) 半導体素子の搭載された周囲の輪郭をリードピンの板厚と同じにしてなる請求項1記載のリードフレーム。

(3) リードフレーム用金属板の両面にフォトリソエッチングのためのレジストを塗布してリードピンおよびタブをエッチング法により形成するリードフレームの製造方法において、タブとなる部分の片面の少くとも半導体素子の搭載される部分にはレジストを設けずにおいて金属板を両面からエッチングを行なう半導体装置用リードフレームの製造方法。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は、半導体素子を搭載するためのリードフレームの改良に関し、とくにボンディングワイヤの節約を可能にするリードフレームおよびその製造方法に関するものである。

〔従来の技術〕

例えばICの実装には、第8図に示すように、枠8の中央部にタブリード7により支持されたタブ2を設け、当該タブ2にIC素子を搭載固定可能に構成すると共にタブ2の周囲には多数のリードピン1、1を配置してなるリードフレームが使用される。

IC素子3をタブ2に搭載固定したら、第6図に示すようにIC素子3とリードピン1、1との間を金線などよりなるボンディングワイヤ4、4により接続し、周囲を封止用樹脂5により封止しあるいは金属製のパッケージ内に密封してデバイスに構成するものである。

〔発明が解決しようとする課題〕

従来のリードフレームは、第6図に示すように、

BEST AVAILABLE COPY

リードピン1、1とタブ2の板厚が同じに構成されており、タブ2にIC素子3を搭載すると、その分だけ高さが高くなる。その高くなったところへボンディングワイヤ4、4を配線接続してやることになるため、その分ボンディングワイヤ4が長く必要になる。また、そのように長い状態で使用すると、ボンディングワイヤ4がIC素子3の端縁に接触するようなことも少なからず起り得る。

ボンディングワイヤ4には一般に貴金属である高価な金が多用されてきており、近年かかる高価で資源的にも乏しい金に代えてアルミや銅などの使用も試みられてはいるが、その場合にも高純度化や合金化などのために高価になりがちであり、できるだけボンディングワイヤ4を短くしようという気運が高まっている。

第7図は、そのようなボンディングワイヤ4を短くするための具体的提案の一を示すものであり、タブ2をプレス加工によりリードピン1の板厚の2分の1程度のところまで下げ、その上にIC素子3を搭載したものである。これにより、ボンデ

ィングワイヤ4の接続距離が最短距離となり、その分ボンディングワイヤ4を短くできる。

しかし、この場合、タブを下げるためのプレスを行なうプレス金型にかなりの費用がかかるばかりでなく、工程も増え、さらにはタブリードに加工歪みが付加されることによって内部応力が発生する。この歪み応力がリードの割れや封止用樹脂の割れを誘発させる原因ともなり、必ずしも満足 of いく方法とはいえなかった。

本発明は、上記したような従来技術の問題点を解消し、タブにIC素子3を搭載した場合のボンディングワイヤの節約を可能とするばかりでなくタブやタブリードに加工歪みの発生するおそれもない新規なリードフレームおよびその製造方法を提供しようとするものである。

〔課題を解決するための手段〕

本発明は、フォトリソ法によりタブの半導体素子の搭載部分の板厚をリードピンの板厚の半分以下としたものである。

〔作用〕

本発明は、フォトリソ法を用いてタブの素子搭載部の板厚を低減したから、加工歪みの生ずるおそれは全くない。しかも板厚が小さくなった分素子の高さがリードピンの高さに近付き、これを接続するボンディングワイヤは最短距離での接続を行ない得るため、ボンディングワイヤの長さをその分節約することができる。

〔実施例〕

以下に、本発明について実施例図面を参照し説明する。

第1～3図は、本発明に係るリードフレームを用いIC素子を実装した様子を示す断面図である。いずれもタブ2におけるIC素子3の搭載された位置の板厚はリードピン1、1の板厚の半分以下となっており、その分IC素子3とリードピン1、1との高低差が小さくなり、ボンディングワイヤ4、4をほぼ最短距離においてあまり余長ループを設定することなく接続させ得る様子がわかるであろう。

しかして、第1図はタブ2全体の板厚を小さく

した例を示すものであり、第2図はIC素子3の搭載部の左右の輪郭2a、2aをリードピン1と同じ板厚のまま残し、搭載部の板厚を小さくしている例を示すものである。このように輪郭2a、2aが形成されることにより、IC素子3の搭載における位置決めとその安定性の保持に寄与させることができる。そのようなIC素子3の位置決め of 容易性と安定化という見地からすれば、第3図に示すように上記輪郭を左右2a、2aのみでなく前後2b、2bにも形成し、いわばIC素子が周囲に輪郭の形成された凹所に具合よく収容搭載されるように構成すればより適当である。

上記のように構成される本発明に係るリードフレームを製造するには、フォトリソ法により製造することがもっとも望ましく、それによって前記従来例において問題とされた加工歪みの弊害を完全に解決することができる。

第4図は、上記第1図に示した本発明に係るリードフレームを本発明に係る方法により製造する様子を示す説明図である。

例えば鉄や鉄系合金、銅や銅合金などよりなるリードフレーム用金属板10にレジスト6を塗布し、これにフォトマスクを密着させて露光・現像し、第4図(A)にその断面図を示したように、タブを形成する部分の片面10aにはレジストを塗着させずに露出状態におく、この状態で金属板10をその両面よりエッチングすれば、露出された金属部分が溶解除去され同図(B)に示すようにリードピン1、1およびタブ2が残存するから、その後レジスト6を除去すれば同図(C)に示すような前記第1図に示した構成のリードフレームを得ることができる。この方法によれば、両面露出された部分が溶解除去されたとき、タブ2の露出された片面側が半分あるいはそれ以下の板厚にエッチングされ、所望厚さのタブ2を有する本発明に係るリードフレームが形成されるのである。しかも、上記はエッチング法でのみ形成されたから、加工歪みの生ずる部分がなく、内部応力に起因する封止後の割れなどの問題は一切解消される。

第5図は、第2図に示した実施例に係るリード

フレームを製造している様子を示すものであり、金属板のタブを形成する部分の片面10aにおいて第4図のようにすべて露出させることなく、輪郭2a、2aを形成させる部分には第5図(A)に示すようにレジスト6を塗着させておく、以下前記第4図の場合同様金属板10を両側よりエッチングすれば、同図(B)に示すようにエッチングされ、レジストを除去することで同図(C)に示すような左右に輪郭を有しIC搭載部が薄肉化された第2図の実施例に係るリードフレームを入手することができる。

#### 実施例

厚さ0.25mmのFe-Ni系合金およびCu合金よりなる各金属板にレジストを塗布し、これにタブとなる部分にのみ異なるフォトマスクを密着させ、露光・現像して第4図(A)に示すようにタブの片面のみにレジストが残るようにした。これに塩化第2鉄等のエッチング液を両面からスプレーして金属露出部を溶解除去した。その結果、

タブとなるべき部分は片面のみがエッチングされ、板厚がリードピンの半分以下の厚さにおいて残存し、第1図に示した通りのタブ形状を有するリードフレームを入手することができた。

#### 〔発明の効果〕

以上の通り、本発明によれば、タブのIC素子搭載部の板厚が薄いから、IC素子実装の際に高価なボンディングワイヤを大中に節約することができる上、従来例におけるようにプレス等によるタブ下げ加工が不要となり、タブやタブリードに加工歪みが発生しないから、それに起因したリードの割れや変形あるいは封止樹脂の割れの発生などを解消できるものであり、製造工程および設備の簡略化によるコストダウン等とも併せ、その工業上に及ぼす効用は非常に大きなものがある。

#### 4. 図面の簡単な説明

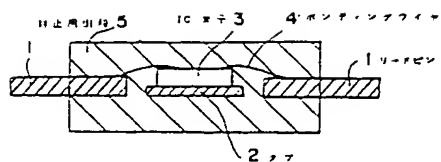
第1から3図は本発明に係る3様のリードフレームを用いた実装状況を示す断面図、第4および5図は本発明に係る2様のリードフレームの製造状況を示す説明断面図、第6および7図は従来の

リードフレームにおける実装状況を示す断面図、第8図はリードフレームの具体例を示す平面図である。

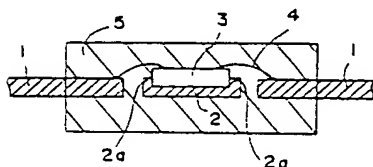
- 1：リードピン、
- 2：タブ、
- 3：IC素子、
- 4：ボンディングワイヤ、
- 5：封止用樹脂、
- 10：リードフレーム用金属板、

代理人 弁理士 佐藤 不二雄

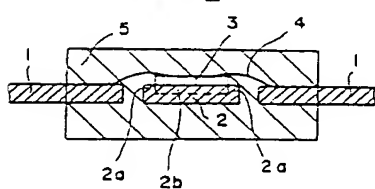
第1図



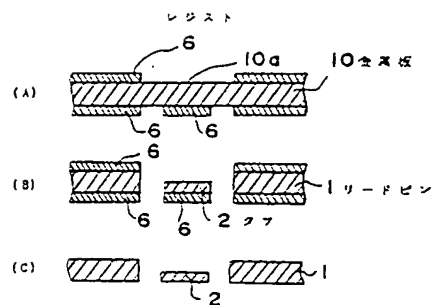
第2図



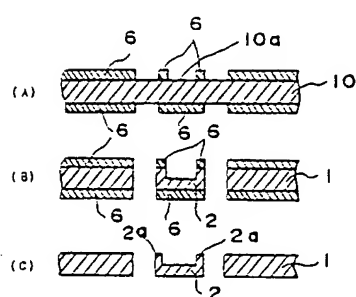
第3図



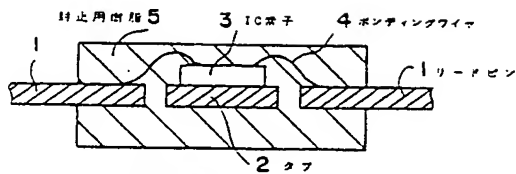
第4図



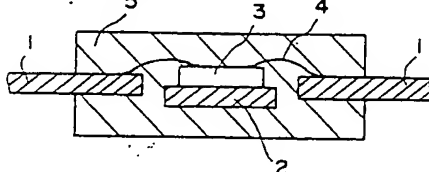
第5図



第6図



第7図



第8図

